

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-242228

(43)Date of publication of application : 26.09.1990

(51)Int.Cl.

G02F 1/136
G02F 1/133

(21)Application number : 01-062038

(71)Applicant : FUJITSU LTD

(22)Date of filing : 16.03.1989

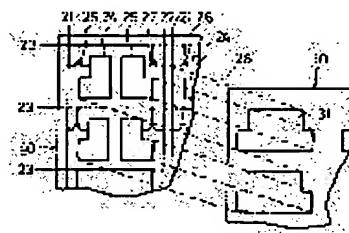
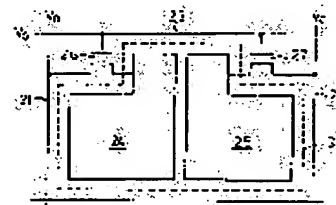
(72)Inventor : KOBAYASHI TETSUYA
HOSHIYA TAKAYUKI
TAKAHARA KAZUHIRO

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To prevent after-image phenomenon caused by the effect of DC voltage by voltage variation by eliminating the asymmetry of the voltage impressed on a liquid crystal cell caused by the change of data voltage and negating the voltage variation to the liquid crystal cell by the effect of incidental capacity.

CONSTITUTION: Two picture element electrodes 24 and 25 and TFTs 26 and 27 are juxtaposed among plural data buses 21 and common buses 22 which are alternately juxtaposed and plural scanning buses 23 orthogonally cross with the buses 21 and 22. The picture element electrodes 24 and 25 are respectively connected to the sources of the TFTs 26 and 27 and both gates thereof are connected to the same scanning bus 23. However, the drain of the TFT 26 and the drain of the TFT 27 are connected to the data bus 21 and the common bus 22 respectively, which are provided on the same substrate 40. Meanwhile, a connection electrode 31 is provided facing and across the picture element electrodes 24 and 25 on the substrate 40 on another substrate 30. Since the picture element electrode 24 is connected with the picture element electrode 25 through liquid crystal 28 and the connection electrode 31, symmetrical voltage is always impressed on the liquid crystal cell and after-image does not occur.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-242228

⑬ Int. Cl.⁵

G 02 F 1/136
1/133

識別記号

5 0 0
5 5 0

庁内整理番号

7370-2H
8708-2H

⑭ 公開 平成2年(1990)9月26日

審査請求 未請求 請求項の数 2 (全8頁)

⑮ 発明の名称 液晶表示装置

⑯ 特 願 平1-62038

⑰ 出 願 平1(1989)3月16日

⑱ 発 明 者 小 林 哲 也 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内
⑱ 発 明 者 星 屋 隆 之 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内
⑱ 発 明 者 高 原 和 博 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内
⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
⑲ 代 理 人 弁理士 青 木 朗 外4名

明 細 書

1. 発明の名称

液晶表示装置

2. 特許請求の範囲

1. 交互に並設された複数のデータバス(1)及び共通バス(2)と、これに直交する複数の走査バス(3)と、各ラインのデータバス(1)と共通バス(2)との間に並設された2つの画素電極(4)、(5)及び2つの能動素子(6)、(7)とを有し、前記能動素子(6)、(7)は共に走査バス(3)の電圧によりオンオフされると共に、その内の一方の能動素子(6)が画素電極(4)をデータバス(1)に接続し、他方の能動素子(7)が画素電極(5)を共通バス(2)に接続するように構成された第1の透明基板(8)と、

前記第1の透明基板(8)に対向して設けられ、前記各画素電極(4)、(5)の両方を跨いで両者に対向する複数の画素電極(9)を有する第2の透明基板(10)と、

前記対向する画素電極(4)、(9)間、及び画素電極(5)、(9)間に封入された液晶(11)と、

前記データバス(1)、共通バス(2)、及び走査バス

(3)を駆動するドライバ(12、13、14)と、

を備えた液晶表示装置。

2. 交差する複数のデータバス(1')及び複数の走査バス(2')と、それぞれの交点近傍に設けられ、走査バス(2')の電圧によりオンオフする能動素子(6')を介してデータバス(1')に接続する画素電極(4')と、を有する第1の透明基板(8')と、

交差する複数の共通バス(2')及び複数の走査バス(3')と、それぞれの交点近傍に設けられ、走査バス(3')の電圧によりオンオフする能動素子(6')を介して共通バス(2')に接続する画素電極(9')とを備え、各画素電極(9')が第1の透明基板(8')の各画素電極(4')に対向するように配置された第2の透明基板(10')と、

前記第1と第2の透明基板(8')、(10')の対向する画素電極(4')、(9')の間に封入された液晶(11')と、

前記データバス(1')と共通バス(2')とを駆動するドライバ(12')、(13')と、第1と第2の透明基板(8')、(10')の同じラインの走査電極(3')、(3'')

に同一の走査電圧を与えるドライバ(14')と、
を備えた液晶表示装置。

3. 発明の詳細な説明

〔概要〕

残像がなく、良好な視認性を備えたアクティブマトリクス型液晶表示装置に関し、

データ電圧変化によ液晶セルへの印加電圧の非対称性をなくして、残像がなく良好な表示が行える液晶表示装置を提供することを目的とし、

第1の形態では液晶表示装置を、交互に並設された複数のデータバス及び共通バスと、これに直交する複数の走査バスと、各ラインのデータバスと共通バスとの間に並設された2つの画素電極及び2つの能動素子とを有し、前記能動素子は共に走査バスの電圧によりオンオフされると共に、一方の能動素子が一方の画素電極をデータバスに接続し、他方の能動素子が他方の画素電極を共通バスに接続するように構成された第1の透明基板と、前記第1の透明基板に対向して設けられ、前記各画素電極の両方を跨いで両者に対向する複数の画

素電極を有する第2の透明基板と、前記対向する画素電極間に封入された液晶と、前記データバス、共通バス、及び走査バスを駆動するドライバとから構成し、

第2の形態では液晶表示装置を、交差する複数の共通バス及び複数の走査バスと、それぞれの交点近傍に設けられ、走査バスの電圧によりオンオフする能動素子を介して共通バスに接続する画素電極とを備え、各画素電極が第1の透明基板の各画素電極に対向するように配置された第2の透明基板と、前記第1と第2の透明基板の対向する画素電極の間に封入された液晶と、前記データバスと共通バスとを駆動するドライバと、第1と第2の透明基板の同じラインの走査電極に同一の走査電圧を与えるドライバとから構成する。

〔産業上の利用分野〕

本発明は液晶表示装置に関し、残像がなく、良好な視認性を備えた液晶表示装置の駆動装置に関する。

近年、アクティブマトリクス駆動方式のフラットディスプレイの研究、特に、液晶表示装置の開発が盛んに行われている。このアクティブマトリクス駆動方式の液晶表示装置はブラウン管に比べて奥行きを少なくすることができるので、ポケット型テレビやラップトップ型コンピュータ等の表示器として商品化もなされている。

ところが、アクティブマトリクス駆動方式の液晶表示装置には、能動素子(スイッチング素子)として用いられるTFT(薄膜トランジスタ)の寄生容量により液晶セルに印加される電圧が変化した時に視認性が劣化することがあり、この改善が望まれている。

〔従来の技術〕

第8図は従来のアクティブマトリクス型液晶表示装置80の構成を示すものである。一般に、従来のアクティブマトリクス型の液晶表示装置80は、液晶セル83が配置された表示層を2つのガラス基板81、82で挟んで構成されており、一方のガラス

基板81の上にスイッチング素子であるTFT84のゲートに接続する走査バス(ゲートバス)85と、TFT84のドレインに接続するデータバス(ドレインバス)86と、液晶セルの画素電極87とが設けられている。このTFT84は走査バス85とデータバス86との交点近傍に設けられており、TFT84のソースに画素電極87が接続している。また、他方のガラス基板82の上には、共通電極88が形成されている。そして、各データバス86はデータドライバ(図示せず)によって駆動され、各走査バス85は走査ドライバ(図示せず)によって駆動される。

第9図は第8図の液晶表示装置80における1つの液晶セルの等価回路を示すものである。TFT84のゲートは走査バス85に接続され、ドレインはデータバス86に接続され、ソースは液晶セル83の一方の電極に接続されている。88は液晶セル83の共通電極を示している。以上のような構成においては、第10図に示すように、ゲート電圧V_gがハイレベル"H"の時に、TFT84がオンしてドレイ

ン電圧 V_d がデータとして液晶セル83に書き込まれる。そして、液晶セル83に書き込まれたデータは、ゲート電圧 V_g がローレベル“L”になってTFT84がオフしても、液晶セル83に保持され、この性質によってパネルの全液晶セル83について書き込動作が行われて表示が行われる。

ところで、第9図の等価回路に点線で示すように、TFT84のゲートソース間には寄生容量 C_{gs} が、ドレインソース間には寄生容量 C_{ds} があり、液晶セル83自体にも液晶セル容量 C_{lc} があることが知られている。そして、これらの寄生容量の影響により、第10図に示すように、液晶セル83に書き込まれる電圧(TFT84のソース電圧) V_s は、ゲート電圧 V_g の立ち下がり時に、

$$\Delta V_s = (C_{gs} * \Delta V_g) / (C_{gs} + C_{lc}) \dots ①$$
だけ変化し、データ電圧 V_d の変化時に、

$$\Delta V_s = (C_{ds} * \Delta V_d) / (C_{ds} + C_{lc}) \dots ②$$
だけ変化することも知られている。このため、液晶セル84に書き込まれるデータ波形が共通電極の電圧 V_c に対して非対称になり、表示むらが発生

す。電圧 V_s の変化分 ΔV_s がデータ電圧によって変化するのである。このため、液晶セルに書き込まれるデータ波形が共通電極の電圧 V_c に対して非対称になる場合があり、同一パターンの表示により液晶セルに長時間非対称な電圧が印加される部分が生じ、この部分では、この直流成分により液晶の特性、特に電圧と透過率特性が変化し、同一パネル内で電圧と透過率特性が違ふ部分が生じて残像となって視認されるのである。

本発明は、液晶表示装置において同一のパターンの長時間表示させた場合でも、データ電圧に依存する液晶セルへの非対称な電圧の印加を防止することができ、残像を防止して表示の品質を向上させることができる液晶表示装置を提供することを目的としている。

〔課題を解決するための手段〕

前記目的を達成する本発明の液晶表示装置の原理構成が第1図(a)、(b)に示される。

第1図(a)に示す第1の形態の液晶表示装置は、

していた。そこで、本出願人は、対向基板82の共通電極88の電圧を変更することにより、液晶セルに対称な電圧が印加されるような装置を既に提案した(特願昭63-233736号参照)。

〔発明が解決しようとする課題〕

ところが、前述のような液晶セルに対称な電圧が印加されるように改良した装置においても、同一のパターンの長時間表示させると、これが画面に焼き付き、残像として視認される現象があり、この同一パターンを表示した後の表示の品質が著しく低下するという問題があることが分かった。そして、この問題点は液晶の誘電異方性に起因した非対称電圧の液晶への印加が原因であることを見出した。

即ち、対向基板の共通電極の電圧を変更することにより、液晶セルに対称な電圧が印加されるように構成しても、液晶セル容量はデータ電圧の大きさによって変化し、この液晶セル容量が変化すると①式に示すように液晶セルに書き込まれる電

交互に並設された複数のデータバス1及び共通バス2と、これに直交する走査バス3と、各ラインのデータバス1と共通バス2との間に並設された2つの画素電極4、5及び2つの能動素子6、7とを有し、前記能動素子6、7は共に走査バス3の電圧によりオンオフされ、一方の画素電極4をデータバス1に接続し他方の画素電極5を共通バス2に接続するように構成された第1の透明基板8と、前記第1の透明基板8に対向して設けられ、前記各画素電極4、5の両方を跨いで両者に対向する画素電極9を備えた第2の透明基板10と、前記第1と第2の透明基板8、10の間に封入された液晶11と、前記データバス1、共通バス2、及び走査バス3を駆動するドライバ12、13、14とから構成される。また、第1図(b)に示す第2の形態の液晶表示装置は、交差する複数のデータバス1'及び複数の走査バス2'と、それぞれの交点近傍に設けられ、走査バス2'の電圧によりオンオフする能動素子6'を介してデータバス1'に接続する画素電極4'と、を有する第1の透明基板8'と、交差する

複数の共通バス2'及び複数の走査バス3'と、それぞれの交点近傍に設けられ、走査バス3'の電圧によりオンオフする能動素子6'を介して共通バス2'に接続する画素電極9'とを備え、各画素電極9'が第1の透明基板8'の各画素電極4'に対向するように配置された第2の透明基板10'と、前記第1と第2の透明基板8', 10'の対向する画素電極4', 9'の間に封入された液晶11'と、前記データバス1'と共通バス2'とを駆動するドライバ12', 13'と、第1と第2の透明基板8', 10'の同じラインの走査電極3', 3'に同一の走査電圧を与えるドライバ14'とから構成される。

〔作用〕

本発明の液晶表示装置によれば、データ電極の電位および共通電極の電位が、共にスイッチングトランジスタを介して液晶セルに書き込まれるように構成されているので、スイッチングトランジスタの寄生容量と液晶セル容量により液晶セルへの書込電圧が変化すると、それに応じて共通電極

の電位も変化し、結果として共通電極電位に対して液晶セルへの書込電圧が対称になり、長時間同じパターンを表示しても直流成分による残像が発生しない。

〔実施例〕

以下添付図面を用いて本発明の実施例を詳細に説明する。

第2図は本発明の液晶表示装置の一実施例の液晶1セルの構成を示すものであり、第3図は本発明の液晶表示装置の液晶パネルの構造を立体的に示すものである。

第2図において、21はデータ電圧 V_d が印加されるデータバス、22は共通電圧 V_c が印加される共通バス、23は走査電圧 V_s が印加される走査バスを示している。データバス21と共通バス22の間には走査バス23の延伸方向に2つの画素電極24, 25が並んで設けられており、画素電極24, 25はそれぞれスイッチング素子であるTFT(薄膜トランジスタ)26, 27のソースに接続されている。2

つのTFT26, 27のゲートは共に同じ走査バス23に接続されているが、TFT26のドレインはデータバス21に、TFT27のドレインは共通バス22に接続されている。そして、これらデータバス21, 共通バス22, 走査バス23, 画素電極24, 25、及びTFT26, 27は、第3図に示すように全て同じ透明基板40上にあり、データバス21と共通バス22とは走査バス23の延伸方向に交互に設けられている。

一方、以上のように構成された透明基板40には第3図に示すように、別の透明基板30が対向状態で設けられており、この透明基板30上には透明基板40上の画素電極24, 25を跨ぐように対向する接続電極31が設けられている。そして、各画素電極24, 25と接続電極31との間に液晶28が封入されている。透明基板30上に設ける接続電極31の大きさは、第2図に示すように、透明基板40上に設けられた2つの画素電極24, 25と完全に重なり合うような大きさである。

第4図は第2図の液晶1セルの等価回路を示すものである。以上のように構成された液晶1セル

は、2つの液晶セル28A, 28Bが直列に接続されたような構成であり、液晶セル28Aにソースが接続するTFT26のゲートは走査バス23に接続され、ドレインはデータバス21に接続されている。また、液晶セル28Bにソースが接続するTFT27のゲートは走査バス23に接続され、ドレインは共通バス22に接続されている。この構成において、等価回路に点線で示すように、TFT26, 27のゲートソース間には寄生容量 C_{gs} が、ドレインソース間には寄生容量 C_{ds} があり、液晶セル28A, 28B自体にも液晶セル容量 C_{lc} があることは従来と同じである。

次に、以上のように構成された実施例の動作を第5図を用いて説明する。この液晶セルへの印加波形は従来の液晶セルへの印加波形と同じである。ゲート電圧 V_g がハイレベル“H”になると2つのTFT26, 27が共にオンし、液晶セル28Aにはドレイン電圧 V_d がデータとして書き込まれ、液晶セル28Bには共通電圧 V_c が書き込まれる。次に、ゲート電圧 V_g がローレベル“L”になってTFT

26, 27がオフすると、液晶セル28A, 28Bに電圧 V_0 と電圧 V_c が保持されるが、前述の寄生容量の影響により、液晶セル28A, 28Bに書き込まれる電圧(TFT26のソース電圧及びTFT27のソース電圧) V_0, V_c は、それぞれゲート電圧 V_g の立ち下がり時に、前述の①式と②式に示したように、

$$\Delta V_0 = \Delta V_c = \frac{C_{os} + C_{lc}(V_{lc})}{C_{os} * \Delta V_g}$$

だけ変化し、データ電圧 V_0 の変化時にそれぞれ、

$$\Delta V_0 = \Delta V_c = \frac{C_{os} + C_{lc}(V_{lc})}{C_{os} + C_{lc}(V_{lc})}$$

だけ変化する。

なお、データ電圧 V_g の正負の変化時には、共通電圧 V_c も同極性に変化するため、1フレームで相殺されることになる。よって、この共通電圧 V_c の変化は無視することができる。

画素電極24と画素電極25とは液晶28と接続電極31とを介して接続されているため、 ΔV_0 と ΔV_c の電圧変動の方向は逆になる。従って、液晶セルの印加電圧は、第5図に示したように、データ電圧 V_g が低下した電圧 ΔV_0 だけ共通電圧 V_c が ΔV_c だけ低下するので、液晶セルには常に対称

な電圧が印加されることになる。即ち、データ波形が共通電極の電圧 V_c に対して常に対称になり、従来のTFTを用いた液晶表示装置に見られたデータ電圧に依存した液晶セルへの非対称電圧の印加を防止することができ、残像が発生しない。

第6図は本発明の他の実施例の構成を示す液晶パネルの部分斜視図である。この実施例では、共通電圧 V_c の書き込みを対向基板側で行うようにしている。このため、第1の透明基板50上にはデータバス51と走査バス52とが交差して設けられており、交点近傍に走査バス52にゲートが接続し、データバス51にドレインが接続するTFT53が設けられており、このTFT53のソースに第1の画素電極54が接続している。一方、第2の透明基板60上には共通バス61と走査バス62とが交差して設けられており、交点近傍に走査バス62にゲートが接続し、データバス61にドレインが接続するTFT63が設けられており、このTFT63のソースに第2の画素電極64が接続している。そして、液晶55が第1の画素電極54と第2の画素電極64との間

に封入されており、第1の透明基板50と第2の透明基板60の同じラインにある走査バス52と走査バス62とは接続されている。

第7図は第6図の1つの液晶セルの等価回路図である。この図から分かるようにこの実施例は、第4図の等価回路において液晶セル28Aと液晶セル28Bとを1つにしたものと等価である。従って、この実施例の装置の動作波形も第5図に示したものと同一になる。そして、この実施例では先の実施例で1セル当たり3本のバス電極が必要であったのに対して、2本のバス電極で済むため、画素電極の大きさを大きくすることができ、パネルのフィルファクタの増大に効果がある。また、先の実施例では画素電極間24, 25に液晶が2つ存在するために、書き込み電圧を従来より高くする必要があったが、この実施例では画素電極54, 64間の液晶が1つであるため、従来同様の低い電圧で駆動することができる。

以上のように、本発明では液晶に書き込む電圧に依存する液晶セルへの非対称な電圧の印加を防

止することができ、その結果、残像を防止することができて表示品質を向上することができる。

〔発明の効果〕

以上説明したように、本発明によれば、寄生容量の影響による液晶セルへの電圧変動を打ち消すことができ、この電圧変動による直流電圧の影響に起因する残像現象を防止することができ、表示品質の低下を防止することができるという効果がある。

4. 図面の簡単な説明

第1図は本発明の液晶表示装置の原理構成図、第2図は本発明の液晶表示装置の一実施例の液晶1セルの構成を示す平面図、第3図は本発明の液晶表示装置の一実施例の構成を示す部分斜視図、第4図は第2図の等価回路図、第5図は本発明の液晶表示装置の動作波形図、第6図は本発明の液晶表示装置の他の実施例の構成を示す部分斜視図、第7図は第6図の液晶1セルの等価回路図、第8図は従来の液晶表示装置の構成を示す斜視図、第

9図は第8図の1つの画素の等価回路図、第10図は第8図の液晶表示装置の動作波形を示す波形図である。

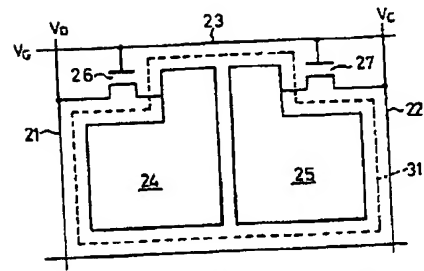
1…データバス、2…共通バス、3…走査バス、
4, 5…画素電極、6, 7…能動素子、8, 10…
透明基板、9…接続電極、11…液晶セル、21, 51
…データバス、22, 61…共通バス、23, 52, 62…走
査バス、24, 25, 54, 64…画素電極、26, 27, 53, 63
…TFT、28A, 28B, 55…液晶セル、31…接続電極。

特許出願人

富士通株式会社

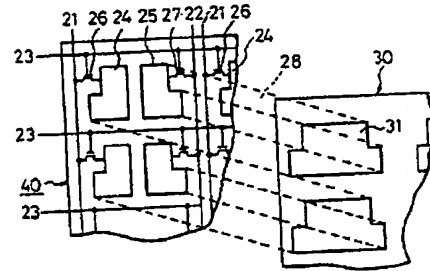
特許出願代理人

弁理士	青	木	朗
弁理士	石	田	敬
弁理士	平	岩	賢三
弁理士	山	口	昭之
弁理士	西	山	雅也



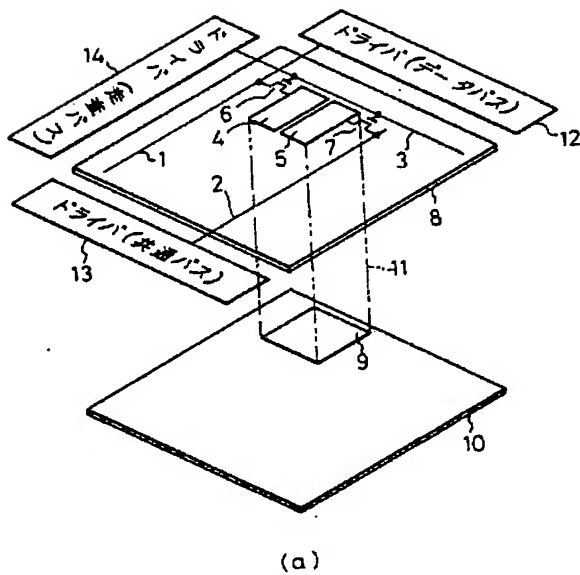
本発明の一実施例の液晶1セルの構造

第2図

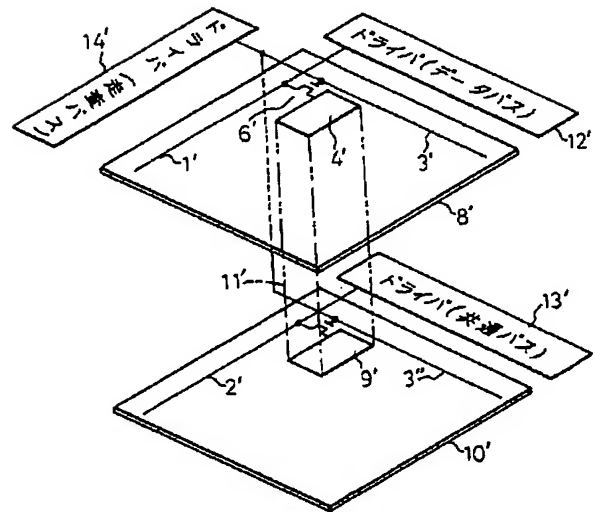


本発明の一実施例の液晶の構成図

第3図



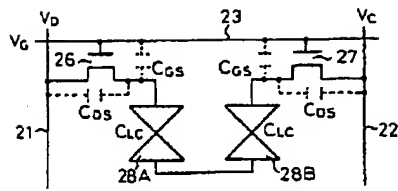
(a)



(b)

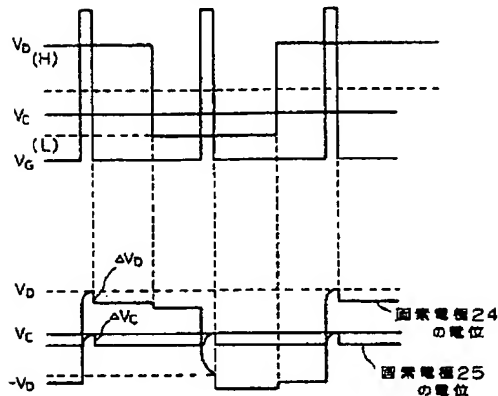
本発明の原理構成図

第1図



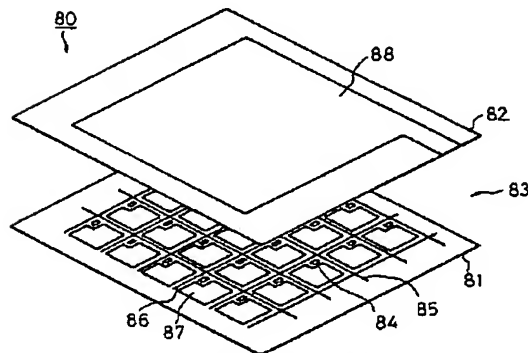
第2図の等価回路図

第4図



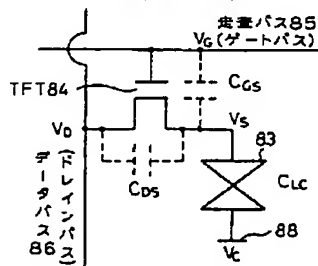
本発明の液晶セルの駆動波形

第5図



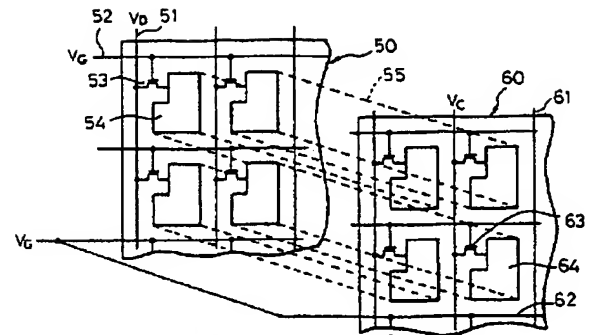
従来の液晶表示装置の構成図

第8図



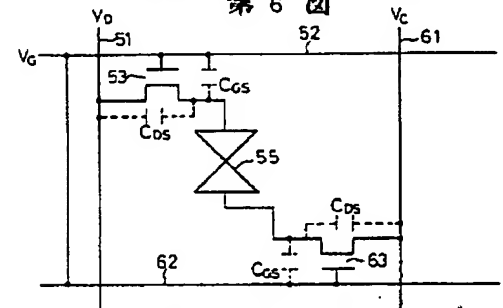
第8図の表示装置の1つのセルの等価回路

第9図



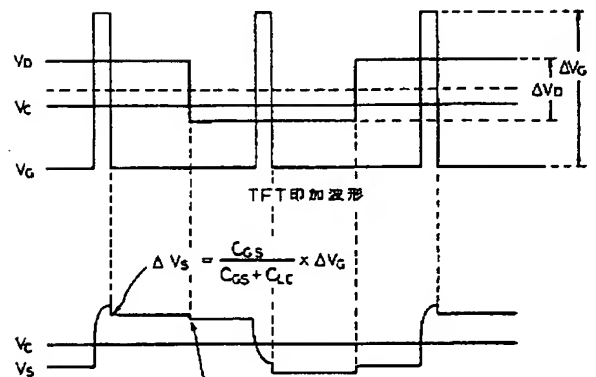
本発明の他の実施例の装置の構成図

第6図



第6図の液晶1セルの等価回路

第7図



TFT印加波形と液晶セル波形

第10図

手続補正書 (自発)

平成1年6月13日

特許庁長官 吉田文毅 殿

5. 補正の対象

(1) 図面 (第10図)

6. 補正の内容

(2) 図面第10図を別紙のように補正する。

7. 添付書類の目録

(1) 図面 (第10図)

1通

1. 事件の表示

平成1年特許願第062038号

2. 発明の名称

液晶表示装置

3. 補正をする者

事件との関係 特許出願人

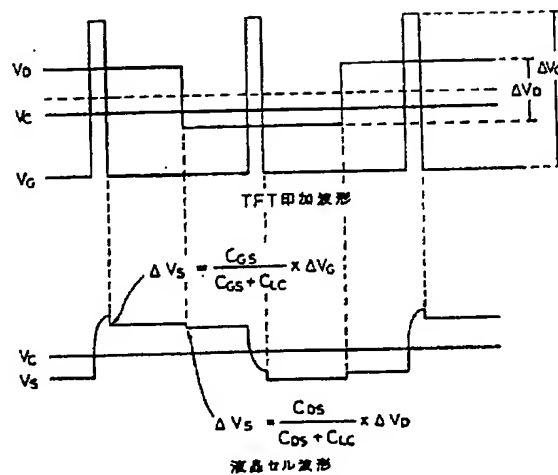
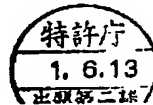
名称 (522) 富士通株式会社

4. 代理人

住所 〒105 東京都港区虎ノ門一丁目8番10号

静光虎ノ門ビル 電話 504-0721

氏名 弁理士 (6579) 青木 朗 (外4名)



TFT印加波形と液晶セル波形

第10図